

CLIPPEDIMAGE= JP406236959A
PAT-NO: JP406236959A
DOCUMENT-IDENTIFIER: JP 06236959 A
TITLE: LEAD FRAME AND ELECTRONIC COMPONENT MOUNTING BOARD

PUBN-DATE: August 23, 1994

INVENTOR-INFORMATION:

NAME

MORI, MASAHIRO

HIROI, ATSUSHI

ASSIGNEE-INFORMATION:

NAME

IBIDEN CO LTD

COUNTRY

N/A

APPL-NO: JP05022927

APPL-DATE: February 10, 1993

INT-CL (IPC): H01L023/50

US-CL-CURRENT: 257/666,257/676

ABSTRACT:

PURPOSE: To deal with the demand for high performance and multilayer electronic component mounting device by surely preventing the shorting of a plurality of divided islands.

CONSTITUTION: A lead frame Lf<SB>1</SB> is provided with three islands 5a-5c.

The adjacent islands 5a-5c are connected at three points by temporarily connecting parts 6 which are to be removed after lamination. An electronic component mounting board 9 is provided by removing the connecting part 6 by drilling after laminating the lead frame Lf<SB>1</SB> and insulating material 1 and 2.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-236959

(43)公開日 平成6年(1994)8月23日

(51)Int.Cl.⁵
H 0 1 L 23/50

識別記号 片内整理番号
U 9272-4M
X 9272-4M

F I

技術表示箇所

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21)出願番号 特願平5-22927

(22)出願日 平成5年(1993)2月10日

(71)出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72)発明者 森 政博

岐阜県大垣市河間町3丁目200番地 イビ
デン 株式会社河間工場内

(72)発明者 広井 厚

岐阜県大垣市河間町3丁目200番地 イビ
デン 株式会社河間工場内

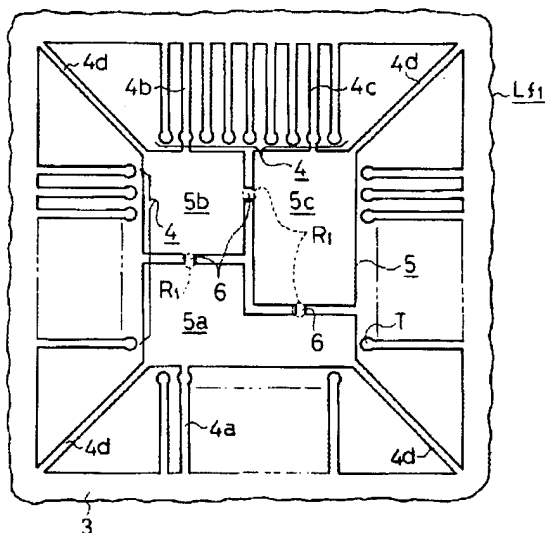
(74)代理人 弁理士 恩田 博宣

(54)【発明の名称】 リードフレーム及び電子部品搭載基板

(57)【要約】

【目的】 複数の分割されたアイランドのばたつきを確実に防止でき、もって電子部品搭載装置の高機能化及び多層化等の要求に確実に対応可能にすること。

【構成】 リードフレームLf1は3つに分割されたアイランド5a～5cを有する。隣接する各アイランド5a～5c同士は、積層後に除去される一時的な連結部6によって三か所で連結されている。電子部品搭載基板9は、リードフレームLf1と絶縁基材1、2とを積層した後に、ドリル加工によって連結部6を除去することによって得られる。



【特許請求の範囲】

【請求項1】複数の分割されたアイランドを有するリードフレームにおいて、隣接する各アイランド同士を後に除去される一時的な連結部によって連結したことを特徴とするリードフレーム。

【請求項2】複数の分割されたアイランドを有しかつ隣接する各アイランド同士が一時的な連結部によって連結されているリードフレームと、絶縁基材とを積層した後、前記連結部を除去したことを特徴する電子部品搭載基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、リードフレーム及び電子部品搭載基板に関するものである。

【0002】

【従来の技術】近年、半導体チップ（ICチップ）等の電子部品の小型化・高性能化に伴って、それを搭載するための電子部品搭載装置（いわゆる半導体パッケージ）の多ピン化・小型化・表面実装化が進んでいる。

【0003】この種の表面実装用の電子部品搭載装置としては、QFP（クアッド・フラット・パッケージ）やPLCC（プラスチック・リーデッド・チップ・キャリア）と呼ばれるものが一般に知られている。そして、QFPやPLCCを作製する際には、いわゆるリードフレームと呼ばれる金属板材が使用される。

【0004】図10には、従来のリードフレーム30の一例が示されている。同図によると、複数のリード31に囲まれた領域には、積層時のボイド対策として、いわゆるアイランド32と呼ばれる比較的広面積の部分が設けられている。そして、このアイランド32は、通常グラウンド層（GND層）として使用されていた。

【0005】また、近年における電子部品搭載装置の高機能化に際するため、前記アイランド32をGND層ばかりでなく電源層として機能させることも提案されている。そのためには、図11に示されるリードフレーム38のように、予めアイランド34を複数に分割しておき、各アイランド34にそれぞれ異なる機能を負わせるようにしたものがある。

【0006】

【発明が解決しようとする課題】ところが、図11のように周縁支持部33aとリード33のうちのいくつか33bとによって各アイランド34を片持ち支持した場合、構造上、アイランド34における非支持側が不安定で変形し易い状態となる。

【0007】このため、エッチング加工時等にアイランド34がリードフレーム38と同一平面内に保持されなくなった状態、即ちアイランド34がばたついた状態になってしまう（図12参照）。

【0008】このようなリードフレーム38と絶縁基材35とを積層して電子部品搭載用基板36を製造する

と、外層の導体回路37と内層に位置するアイランド34との距離（層間距離）が場所によって異なる結果となる。このため、インピーダンスの整合が充分にとれなくなってしまう。

【0009】また、アイランド34上に直にチップ部品を搭載するために図12にて二点鎖線で示すようなザグリ加工を行った場合、アイランド34が傾いていると、その表面を絶縁基材35から確実に露出させることが困難となる。

10 【0010】本発明は上記の事情に鑑みてなされたものであり、その目的は、複数の分割されたアイランドのばたつきを確実に防止でき、もって電子部品搭載装置の高機能化及び多層化等の要求に確実に応ずることができるリードフレーム及び電子部品搭載基板を提供することにある。

【0011】

【課題を解決するための手段】上記の課題を解決するために、第一の発明では、複数の分割されたアイランドを有するリードフレームにおいて、隣接する各アイランド同士を後に除去される一時的な連結部によって連結したことをその要旨としている。

20 【0012】また、第二の発明では、複数の分割されたアイランドを有しかつ隣接する各アイランド同士が一時的な連結部によって連結されているリードフレームと、絶縁基材とを積層した後、前記連結部を除去したことをその要旨としている。

【0013】

【作用】本発明の構成にすると、各アイランドが周囲のリードによって支持されるばかりでなく連結部によっても支持された状態となるため、リードフレームの剛性が向上する。その結果、リードフレームに変形が生じ難くなり、アイランドのばたつきが確実に防止される。

【0014】

【実施例】

〔実施例1〕以下、本発明をリードフレームを用いた電子部品搭載基板に具体化した一実施例を図1及び図2に基づき詳細に説明する。

【0015】図2に示されるように、電子部品搭載基板9は、1枚のリードフレームLf1とそのリードフレームLf1を上下両面から挟持する絶縁基材1、2とによって構成されている。絶縁基材1、2表面の所定位置には、外層の導体回路1a、2aが形成されている。また、前記導体回路1a、2aのうちのいくつかは、基板表裏を貫通する図示しないめっきスルーホールを介して電氣的に接続されている。

【0016】まず、本実施例1にて用いられるリードフレームLf1の構成等について説明する。図1に示されるように、本実施例1のリードフレームLf1は、外枠部3と、複数本のリード4、4a、4b、4cと、外縁支持部4dと、各アイランド5a～5cと、一時的な連結部

3

6とを備えている。なお、リードフレームLf1は、例えば鉄／ニッケル合金、銅合金、コバルト合金等の金属材料をエッチング加工または金型等にて打ち抜き加工することによって作製される。

【0017】リードフレームLf1を構成している外枠部3は、図1に示されるように略正方形を呈している。外枠部3の四辺からはそれぞれ複数本のリード4、4a、4b、4cが延設され、外枠部3の四隅からは外縁支持部4dが延設されている。また、前記各リード4、4a、4b、4cの自由端には、略円形状のターミナルTが形成されている。

【0018】外枠部3内の領域の略中央部には、略正方形の外形を有する平坦部5が配置されており、その平坦部5は異なる機能を備えた3つのアイランド5a、5b、5cに分割されている。本実施例では、前記各アイランド5a～5cのうち、最も広面積を有するアイランド5aが電子部品搭載基板におけるGND層として機能するようになっている。また、他のアイランド5b、5cは、それぞれ電子部品搭載基板における第一の電源層及び第二の電源層として機能するようになっている。

【0019】GND層として機能するアイランド5aは、GND層用リード4aと外縁支持部4dとを介して外枠部3に接続されている。第一の電源層として機能するアイランド5bは、第一の電源層用リード4bと外縁支持部4dとを介して外枠部3に接続されている。第二の電源層として機能するアイランド5cは、第二の電源層用リード4cと外縁支持部4dとを介して外枠部3に接続されている。

【0020】そして、隣接する各アイランド5a～5c同士は、後に除去される一時的な連結部6によって互いに連結される。図1に示されるように、本実施例1の各連結部6は、5a～5b間、5a～5c間及び5b～5c間の三か所に設けられている。なお、図1にて破線で示された円形状の部分は、後にドリル加工等によって除去されるべき領域R1を示している。

【0021】次に、このリードフレームLf1を用いて電子部品搭載基板9を製造する手順について述べる。リードフレームLf1と共に積層される絶縁基材1、2としては、例えばポリイミド樹脂、エポキシ樹脂、ビスマレイミド・トリアジン樹脂等の熱硬化性樹脂をガラスクロス等に含浸させたプリプレグ等が使用される。積層工程を経て一体化されたリードフレームLf1及び絶縁基材1、2にはドリル加工が施され、基板9の三か所に貫通孔7が形成される。その結果、各アイランド5a～5cを連結していた各連結部6は除去され、各アイランド5a～5cが互いに電氣的に独立した状態となる。なお、このときには各連結部6の幅よりも大きな径のドリルが用いられる。

【0022】さて、本実施例1のリードフレームLf1のような構成にすると、各アイランド5a～5cは外縁支

4

持部4d及びリード4a～4cによって周囲から支持されるのみならず、各連結部6によっても支持された状態となる。従って、外縁支持部及びリードのみによって片持ち支持された従来のリードフレームに比較して、剛性が改善される。このため、エッチング加工時のようなハンドリングの際においても、リードフレームLf1に変形が生じ難くなる。そして、アイランド5a～5cのばたつきも確実に防止され、各アイランド5a～5cはリードフレームLf1と同一平面内に確実に保持されることとなる。

【0023】しかも、上述のようなドリル加工を施せば、役目を終えて不要となった各連結部6を容易にかつ確実に除去することができるという利点がある。以上のようなことから、実施例1のリードフレームLf1及び電子部品搭載基板9によれば、電子部品搭載装置の高機能化及び多層化等の要求に確実に応ずることが可能となる。

〔実施例2〕次に、実施例2におけるリードフレームを用いた電子部品搭載基板を図3及び図4に基づき詳細に説明する。

【0024】図4に示されるように、実施例2の電子部品搭載基板10も1枚のリードフレームLf2と絶縁基材1、2とからなり、絶縁基材1、2表面の所定位置には外層の導体回路1a、2aが形成されている。図3には、実施例2のリードフレームLf2が示されている。なお、リードフレームLf2は前記実施例1のリードフレームLf1とほぼ等しい構成を有しているため、ここでは両者Lf2、Lf1の相違点を中心に説明する。

【0025】リードフレームLf2の隣接する各アイランド5a～5c同士も、後に除去される一時的な連結部11によって互いに連結される。但し、本実施例2では、連結部11は3つのアイランド5a～5c間を接続するような位置に1つだけ設けられる。

【0026】このような構成にした場合でも、前記実施例1のときと同様の作用・効果を奏することは明白である。加えて、この構成であると、図3にて破線で示された領域R2のみを後にドリル加工等によって除去すれば良いことになるため、製造工程上有利になり、生産性も向上する。

〔実施例3〕次に、実施例3におけるリードフレームを用いた電子部品搭載基板を図5～図9に基づき詳細に説明する。

【0027】図7～図9に示されるように、実施例3の電子部品搭載基板20は1枚のリードフレームLf3と絶縁基材21、22とによって構成されている。前記基板20は、コンデンサ等のチップ部品を搭載するためのチップ部品搭載部C2と、ICチップ等を搭載するためのチップ部品搭載部C1とを備えている。絶縁基材21、22の所定位置には、配線パターンやボンディングパッド等といった外層の導体回路21a、22aが形成され

ている。また、前記導体回路21a、22aのうちのいくつかは、基板表裏を貫通するめっきスルーホール29を介して電氣的に接続されている。

【0028】図5及び図6に示されるように、実施例3のリードフレームLf3は、外枠部23と、複数本のリード24、24a、24bと、各アイランド25a、25bと、一時的な連結部26とを備えている。

【0029】外枠部23内の領域の略中央部には、略正方形形状の外形を有する平坦部25が配置されており、その平坦部25は2つのアイランド25a、25bに分割されている。本実施例では、大きめのアイランド25aが電子部品搭載基板におけるGND層として機能し、小さめのアイランド25bが第一の電源層として機能するようになっている。なお、GND層として機能するアイランド25aは、GND層用リード24aを介して外枠部23に接続されている。第一の電源層として機能するアイランド25bは、第一の電源層用リード24bを介して外枠部23に接続されている。

【0030】そして、図5及び図6に示されるように、隣接する各アイランド25a、25b同士は、後に除去される一時的な連結部26によって互いに連結されている。なお、本実施例3では連結部26はハーフエッチ等によって作製され、その厚さはリードフレームLf3の他の部分よりも薄くなるように設定されている(図6参照)。また、リードフレームLf3の剛性を良くするために、連結部26の幅は前記実施例1、2の連結部6、11よりも広めにとられている。

【0031】次に、このリードフレームLf3を用いて電子部品搭載基板20を製造する手順について述べる。積層工程を経て一体化された基板20には、まず前記チップ部品搭載部C1となる凹部がザグリ加工によって形成される。そして、このとき基板20から露出する金属面がICチップ等を搭載するためのダイパッド25a2となる(図9参照)。なお、この場合のザグリ加工の深さは、リードフレームLf3を完全に貫通しない程度に調節される。

【0032】そして、常法に従ってめっき等を施すことにより外層の導体回路21a、22aを形成した後、今度は前記チップ部品搭載部C2となる凹部がザグリ加工によって形成される。このとき、2つのアイランド25a、25bを連結していた連結部26は除去され、両者25a、25bは電氣的に独立した状態となる(図8参照)。そして、上記のザグリ加工によって基板20から露出する部分が、それぞれチップ部品の各端子をはんだ付けするときのパッド25a1、25b1となる。

【0033】さて、以上のような実施例3の構成にした場合でも、前記実施例1、2のときと同様の作用・効果を奏することは明白である。加えて、この構成によると、ザグリ加工を行うと同時に連結部26も除去されるという利点がある。

【0034】また、アイランド25a、25bに傾斜が生じないため、ザグリ加工の精度が向上する。よって、基板20から確実にアイランド25a、25bの所定部分を露出させることができ、もってチップ部品搭載部C1、C2を確実に形成することができる。

【0035】なお、本発明は上記実施例のみに限定されることはなく、以下のように変更することが可能である。例えば、

(a) リードフレームLf1~Lf3における各アイランド5a~5c、25a、25bのレイアウトは、前記各実施例1~3にて示されたもののみに限定されることはない。また、アイランド5a~5c、25a、25bの分割数も、その基板に必要とされる機能の種類・数等に応じて適宜変更することが可能である。

【0036】(b) 連結部6、11、26を除去し得る方法としては前記ドリル加工及びザグリ加工のほかにも、例えばパンチング加工等がある。また、実施例1、2のような場合であっても必ずしも貫通孔7とする必要はなく、リードフレームLf1~Lf2より深い部分に達する非貫通孔であっても良い。

【0037】(c) 勿論、ハーフエッチされた実施例3のような連結部26であってもドリル加工等によって除去することは可能である。

(d) 一枚のリードフレームLf1~Lf3に二枚の絶縁基材1、2、21、22を積層した実施例1~3の電子部品搭載基板の構成に限定されることはなく、複数枚のリードフレームLf1~Lf3を用いて更なる多層化を図っても良い。

【0038】

【発明の効果】以上詳述したように、本発明のリードフレーム及び電子部品搭載基板によれば、隣接するアイランド間に上述のような連結部を設けているため、複数に分割されたアイランドのばたつきを確実に防止でき、もって電子部品搭載装置の高機能化及び多層化等の要求に確実に対応できるという優れた効果を奏する。

【図面の簡単な説明】

【図1】実施例1のリードフレームを示す部分拡大平面図である。

【図2】図1のリードフレームを用いた電子部品搭載基板を示す部分拡大断面図である。

【図3】実施例2のリードフレームを示す部分拡大平面図である。

【図4】図3のリードフレームを用いた電子部品搭載基板を示す部分拡大断面図である。

【図5】実施例3のリードフレームを示す部分拡大平面図である。

【図6】図5のリードフレームのアイランドのA-A線における断面拡大図である。

【図7】図5のリードフレームを用いた電子部品搭載基板を示す部分拡大平面図である。

7

【図8】図7のC-C線における概略断面拡大図である。

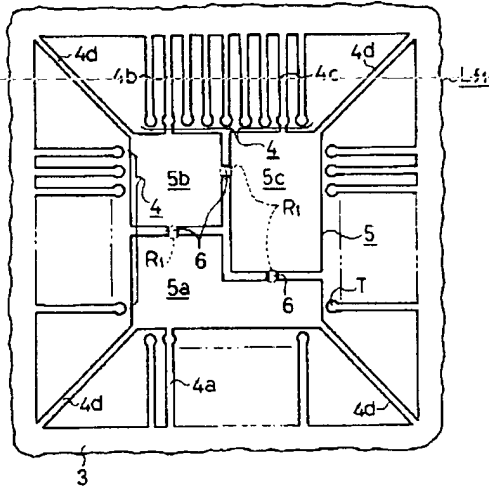
【図9】図7のB-B線における概略断面拡大図である。

【図10】従来のリードフレームを示す部分拡大平面図である。

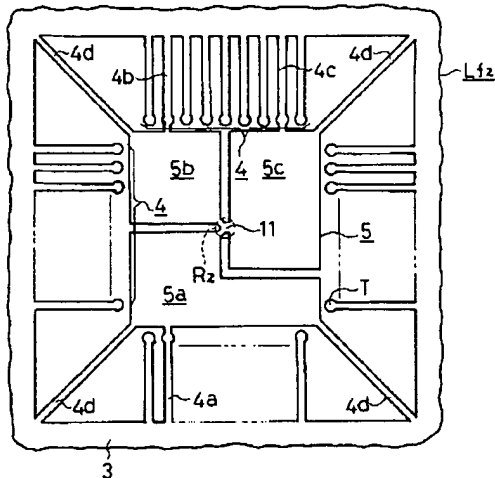
【図11】複数の分割されたアイランドを持つ従来のリードフレームを示す部分拡大平面図である。

【図12】図11のリードフレームを用いた従来の電子

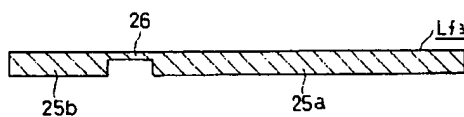
【図1】



【図3】



【図6】



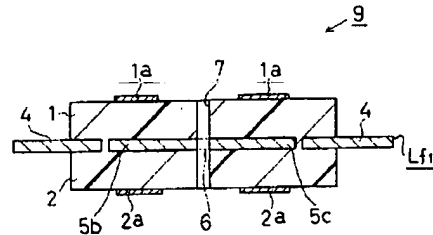
8

部品搭載基板を示す部分拡大概略正断面図である。

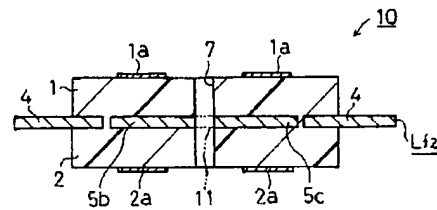
【符号の説明】

5a, 25a…(GND層として機能する)アイランド、5b, 25b…(第一の電源層として機能する)アイランド、5c…(第二の電源層として機能する)アイランド、Lf1, Lf2, Lf3…リードフレーム、6, 11, 26…(一時的な)連結部、1, 2, 21, 22…絶縁基材、9, 10, 20…電子部品搭載基板。

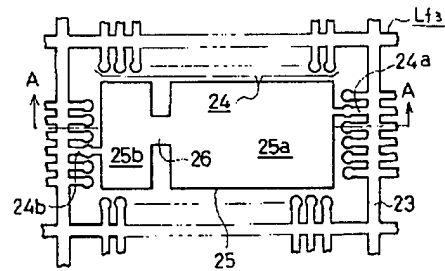
【図2】



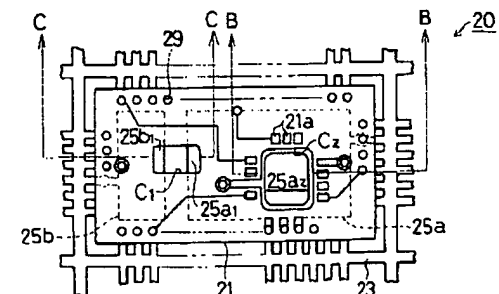
【図4】



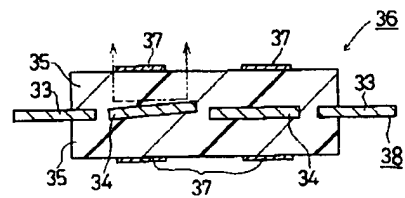
【図5】



【図7】



【图12】



【図 1 1】

